

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-181556
 (43)Date of publication of application : 12.07.1996

(51)Int.CI.

H03G 3/20
 H04N 5/44
 H04N 7/16

(21)Application number : 06-318725

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 21.12.1994

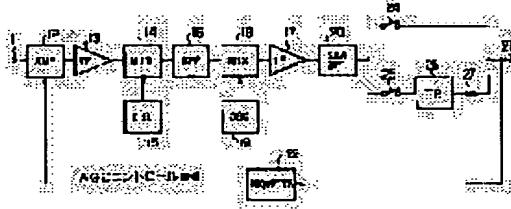
(72)Inventor : ONO YUJI
OTO HIDEKI

(54) DIGITAL/ANALOG TUNER

(57)Abstract:

PURPOSE: To prevent deterioration in group delay a signal digitally modulated due to adjacent track by applying optimum AGC processing corresponding to a signal modulated analogically and the signal modulated digitally with a simple configuration.

CONSTITUTION: A tuner provided with a gain control means generating a control signal given to an amplifier means based on an intermediate frequency signal outputted from a frequency converter means applying frequency conversion to an output high frequency signal from an amplifier means whose gain is controlled by an external control signal is provided with a path control means forming a 1st path leading the intermediate frequency signal outputted from frequency converter means 14, 18 to a gain control means 12 via a switch 24 in the case of receiving a digitally modulated signal and a 2nd path leading the intermediate frequency signal outputted from the frequency converter means 14, 18 to the gain control means 12 via an adjacent trap 26 and an attenuator 27 by means of a switch 25 in the case of receiving an analog modulated signal.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C) 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-181556

(43)公開日 平成8年(1996)7月12日

(51)Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
H 03 G 3/20	D			
H 04 N 5/44	K			
7/16	A			

審査請求 未請求 請求項の数5 O.L (全5頁)

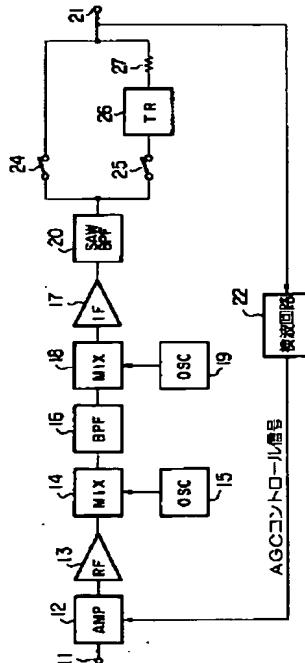
(21)出願番号	特願平6-318725	(71)出願人	000003078 株式会社東芝 神奈川県川崎市幸区堀川町72番地
(22)出願日	平成6年(1994)12月21日	(72)発明者	小野 裕司 埼玉県深谷市幡羅町1丁目9番2号 株式会社東芝深谷工場内
		(72)発明者	大戸 秀起 埼玉県深谷市幡羅町1丁目9番2号 株式会社東芝深谷工場内
		(74)代理人	弁理士 鈴江 武彦

(54)【発明の名称】 デジタルアナログ共用チューナ

(57)【要約】 (修正有)

【目的】簡易な構成でアナログ変調された信号とデジタル変調された信号とにその信号レベルに対応した最適なAGC処理を施すことができ、隣接トラップによりデジタル変調された信号に群遅延による劣化が生じることも防止し得るアナログデジタル共用チューナーを提供する。

【構成】外部制御信号により利得制御される増幅手段の出力高周波信号を周波数変換する周波数変換手段から出力された中間周波数信号に基づいて、増幅手段に与える制御信号を生成する利得制御手段を備えたチューナーにおいて、デジタル変調された信号の受信時に、周波数変換手段から出力される中間周波数信号をスイッチ24から利得制御手段12に導く第1の経路を構成し、アナログ変調された信号の受信時に、周波数変換手段から出力される中間周波数信号を、スイッチ25から隣接トラップ26及びアッテネータ27を介して利得制御手段に導く第2の経路を構成する経路制御手段を備えている。



【特許請求の範囲】

【請求項1】 外部から与えられる制御信号に基づいて利得が制御される増幅手段と、この増幅手段から出力される高周波信号を周波数変換する周波数変換手段と、この周波数変換手段から出力される中間周波数信号に基づいて前記増幅手段に与える制御信号を生成する利得制御手段とを備えたチューナにおいて、デジタル変調された信号の受信時に、前記周波数変換手段から出力される中間周波数信号を前記利得制御手段に導く第1の経路を構成し、アナログ変調された信号の受信時に、前記周波数変換手段から出力される中間周波数信号を、隣接トラップ及びアッテネータを介して前記利得制御手段に導く第2の経路を構成する経路制御手段を具備してなることを特徴とするデジタルアナログ共用チューナ。

【請求項2】 前記経路制御手段は、前記周波数変換手段と前記利得制御手段との間に、デジタル変調された信号の受信時に導通状態に制御され、アナログ変調された信号の受信時に非導通状態に制御される第1のスイッチと、デジタル変調された信号の受信時に非導通状態に制御され、アナログ変調された信号の受信時に導通状態に制御される第2のスイッチ及び前記隣接トラップ並びにアッテネータよりなる回路とを並列に介在させたことを特徴とする請求項1記載のデジタルアナログ共用チューナ。

【請求項3】 前記周波数変換手段は、前記増幅手段から出力される高周波信号を第1の局部発振信号に基づいて第1中間周波数信号に周波数変換する第1周波数変換手段と、この第1周波数変換手段から出力される第1中間周波数信号を第2の局部発振信号に基づいて第2中間周波数信号に周波数変換する第2周波数変換手段とを具備してなることを特徴とする請求項1または2記載のデジタルアナログ共用チューナ。

【請求項4】 前記利得制御手段は、入力された信号のレベル成分に基づいて、前記増幅手段に与える制御信号を生成することを特徴とする請求項3記載のデジタルアナログ共用チューナ。

【請求項5】 前記アッテネータは、アナログ変調された信号の受信時に前記利得制御手段に供給されるレベルを、デジタル変調された信号の受信時に前記利得制御手段に供給される信号のレベルと略同レベルになるように制御することを特徴とする請求項4記載のデジタルアナログ共用チューナ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、例えばCATV(Cable Television)放送等の受信に好適し、特にデジタル変調された信号とアナログ変調された信号とを選択的に受信し得るデジタルアナログ共用チューナの改良に関する。

【0002】

【従来の技術】 周知のように、首記の如きデジタルアナログ共用チューナは、従来より、図2に示すように構成されている。すなわち、放送を受信して得られるRF(RadioFrequency)信号は、50MHz～750MHzの帯域に制限されて入力端子11に供給される。この入力端子11に供給されたRF信号は、可変利得増幅回路12及びRF増幅回路13によりそれぞれ増幅された後、第1周波数変換回路14に供給される。

【0003】 この第1周波数変換回路14は、入力されたRF信号を、第1局部発振回路15から出力される第1局部発振信号に基づいて、1170MHzを中心周波数とする第1中間周波数信号に周波数変換(アップコンバート)している。そして、第1周波数変換回路14から出力される第1中間周波数信号は、BPF(Band Pass Filter)16により第1中間周波数帯に対応した帯域フィルタリング処理が施され、IF(Intermediate Frequency)増幅回路17で増幅された後、第2周波数変換回路18に供給される。

【0004】 この第2周波数変換回路18は、入力された第1中間周波数信号を、第2局部発振回路19から出力される第2局部発振信号に基づいて、44MHzを中心周波数とする第2中間周波数信号に周波数変換(ダウンコンバート)している。その後、第2周波数変換回路18から出力された第2中間周波数信号は、弾性表面波[SAW(Surface Acoustic Wave)]BPF20により第2中間周波数帯に対応した帯域フィルタリング処理が施された後、出力端子21を介して図示しない復調回路に導出される。

【0005】 ここで、上記BPF20から出力される第2中間周波数信号は、検波回路22に供給される。この検波回路22は、SAWPBF20から出力される第2中間周波数信号のレベルに基づいて、上記可変利得増幅回路12の利得を制御する、いわゆる自動利得制御[AGC(Automatic Gain Control)]処理を行なうためのコントロール信号を生成している。

【0006】 この場合、検波回路22は、入力端子11に供給されたRF信号が、アナログ変調された信号であるときアナログ用AGCコントロール信号を発生し、デジタル変調された信号であるときデジタル用AGCコントロール信号を発生するように、2系統の独立した検波機能が備えられている。そして、検波回路22から出力されたアナログまたはデジタル用AGCコントロール信号が、切替スイッチ23で選択されて可変利得増幅回路12に供給されることになる。

【0007】 このように検波回路22に2系統の独立した検波機能を備える理由について説明する。一般に、64QAM(Quadrature Amplitude Modulation)処理によりデジタル変調された信号のレベルは、アナログ変調された信号のレベルに比して6dB～10dB低いのが通常である。ここで、図3に示すように、例えばアノ

グ変調された信号のレベルが+10 dBmV、64 QAM処理によりデジタル変調された信号のレベルが0 dBmV、RF信号のAGCのディレイポイントが0 dBmVであるとき、アナログ変調された信号の受信時における2次歪みのD/U (Desired/Undesired) 比が5.7 dBであるとする。

【0008】すると、デジタル変調された信号の受信時には、妨害信号となるアナログ変調された信号のレベルが大きい上に、自動利得制御をアナログ変調された信号の受信時と同一レベルで施すため、D/U比が3.7 dBと2.0 dBも大きくなってしまうことになる。そこで、従来より、アナログ変調された信号の受信時とデジタル変調された信号の受信時とで、それぞれの信号レベルに対応した最適なAGC処理を施せるように、検波回路22に2系統の独立した検波機能を備えるようにしているものである。

【0009】しかしながら、上記のような従来のアナログデジタル共用チューナでは、検波回路22に2系統の独立した検波機能を備えるようにしているため、検波回路22の構成が複雑化するという問題が生じている。また、この種のチューナにおいては、アナログ変調された信号の受信時に隣接信号の影響を改善するために、隣接チャンネルの音声を遮断するための隣接S (Sound) トラップを挿入するようにしている。ところが、この隣接S トラップがあるために、デジタル変調された信号の受信時には、群遅延等の劣化が起きるという不都合が生じる。

【0010】

【発明が解決しようとする課題】以上のように、従来のアナログデジタル共用チューナでは、アナログ変調された信号とデジタル変調された信号とのレベルの違いによる歪みの問題や、隣接トラップを挿入することによる群遅延等の問題を有している。

【0011】そこで、この発明は上記事情を考慮してなされたもので、簡易な構成でアナログ変調された信号とデジタル変調された信号とにその信号レベルに対応した最適なAGC処理を施すことができるとともに、隣接トラップによりデジタル変調された信号に群遅延による劣化が生じることを防止し得る極めて良好なアナログデジタル共用チューナを提供することを目的とする。

【0012】

【課題を解決するための手段】この発明に係るアナログデジタル共用チューナは、外部から与えられる制御信号に基づいて利得が制御される増幅手段と、この増幅手段から出力される高周波信号を周波数変換する周波数変換手段と、この周波数変換手段から出力される中間周波数信号に基づいて増幅手段に与える制御信号を生成する利得制御手段とを備えたチューナを対象としている。

【0013】そして、デジタル変調された信号の受信時に、周波数変換手段から出力される中間周波数信号を利

得制御手段に導く第1の経路を構成し、アナログ変調された信号の受信時に、周波数変換手段から出力される中間周波数信号を、隣接トラップ及びアッテネータを介して利得制御手段に導く第2の経路を構成する経路制御手段を備えるようにしたものである。

【0014】

【作用】上記のような構成によれば、アナログ変調された信号の受信時には、周波数変換手段から出力された中間周波数信号を、隣接トラップに供給して隣接チャンネルを遮断させ、かつアッテネータでレベル制御するようにしたので、従来のように、2系統の独立した検波機能を備えた検波回路を用いなくても、アナログ変調された信号の受信時とデジタル変調された信号の受信時とで、最適なAGC処理を施すことができるようになり、構成を簡易化することができる。また、デジタル変調された信号の受信時には、周波数変換手段から出力された中間周波数信号が隣接トラップを通らないようにしているので、従来のように、デジタル変調された信号の受信時に群遅延等の劣化が生じることを防止することができる。

【0015】

【実施例】以下、この発明の一実施例について図面を参照して詳細に説明する。図1において、図2と同一部分には同一符号を付して示すると、上記SAWBPF20の出力端と出力端子21との間に、スイッチ24と、スイッチ25、隣接Sトラップ26及びアッテネータ27の直列回路とを、並列に介接続したことが従来と異なる部分である。なお、図1では、IF増幅回路17と第2周波数変換回路18との位置が入れ替えられている。

【0016】

ここで、入力端子11に供給されたRF信号がデジタル変調された信号のときには、スイッチ24をオン状態、スイッチ25をオフ状態に制御する。すると、SAWBPF20から出力された第2中間周波数信号は、隣接Sトラップ26の影響を受けることなくそのまま出力端子21から取り出される。また、SAWBPF20から出力された第2中間周波数信号は、そのまま検波回路22に供給されて可変利得増幅回路12に与えるAGCコントロール信号の生成に供されるようになる。

【0017】

一方、入力端子11に供給されたRF信号がアナログ変調された信号のときには、スイッチ24をオフ状態、スイッチ25をオン状態に制御する。すると、SAWBPF20から出力された第2中間周波数信号は、隣接Sトラップ26により隣接チャンネルの音声を遮断され、さらに、アッテネータ27でデジタル変調された信号の受信時と略同レベルとなるようにレベル制御された後、出力端子21から取り出される。また、アッテネータ27の出力信号は、検波回路22に供給されて可変利得増幅回路12に与えるAGCコントロール信号の生成に供されるようになる。

【0018】

したがって、上記実施例のような構成によ

れば、まず、アナログ変調された信号の受信時には、SAW BPF 20から出力された第2中間周波数信号を、隣接Sトラップ26に供給して隣接チャンネルの音声を遮断させた後、アッテネータ27でデジタル変調された信号の受信時と略同レベルとなるようにレベル制御するようとしたので、従来のように、検波回路22に2系統の独立した検波機能を備えなくても、アナログ変調された信号の受信時とデジタル変調された信号の受信時とで、最適なAGC処理を施すことができるようになり、構成を簡易化することができる。

【0019】また、デジタル変調された信号の受信時には、SAW BPF 20から出力された第2中間周波数信号が隣接Sトラップ26を通らないようにしているので、従来のように、デジタル変調された信号の受信時に群遅延等の劣化が生じることを防止することができる。なお、この発明は上記実施例に限定されるものではなく、この外その要旨を逸脱しない範囲で種々変形して実施することができる。

【0020】

【発明の効果】以上詳述したようにこの発明によれば、簡易な構成でアナログ変調された信号とデジタル変調さ*

*れた信号とにその信号レベルに対応した最適なAGC処理を施すことができるとともに、隣接トラップによりデジタル変調された信号に群遅延による劣化が生じることを防止し得る極めて良好なアナログデジタル共用チューナーを提供することができる。

【図面の簡単な説明】

【図1】この発明に係るアナログデジタル共用チューナーの一実施例を示すブロック構成図。

【図2】従来のアナログデジタル共用チューナーを示すブロック構成図。

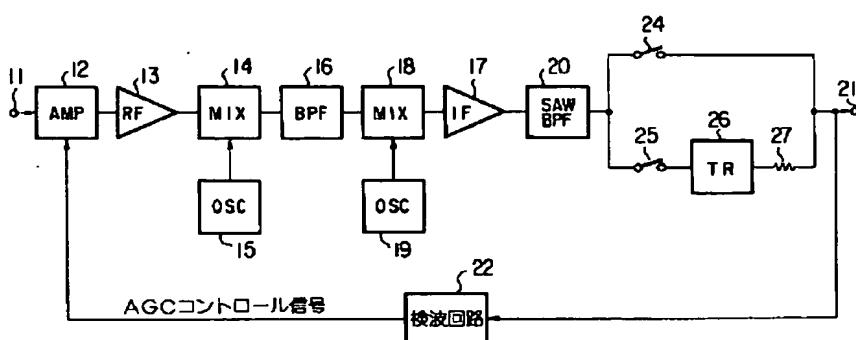
【図3】同従来チューナーの問題点を説明するために示す図。

【符号の説明】

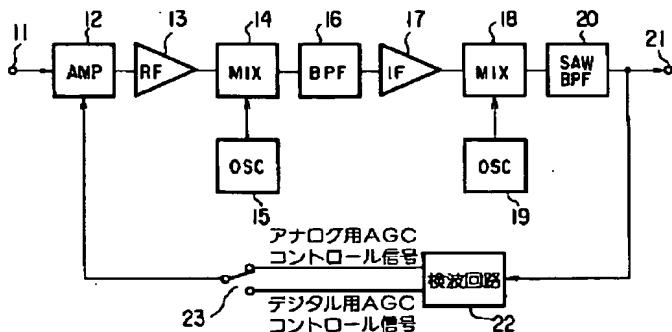
11…入力端子、12…可変利得增幅回路、13…RF増幅回路、14…第1周波数変換回路、15…第1局部発振回路、16…BPF、17…IF増幅回路、18…第1周波数変換回路、19…第2局部発振回路、20…SAW BPF、21…出力端子、22…検波回路、23…切替スイッチ、24…スイッチ、25…スイッチ、26…隣接S

トランプ、27…アッテネータ。

【図1】



【図2】



【図3】

	G R ■	入力レベル	D/U比
アナログ受信チャンネル	10dB	0 dBmV	57dB
アナログ妨害チャンネル	10dB	0 dBmV	
デジタル受信チャンネル	0 dB	0 dBmV	37dB
アナログ妨害チャンネル	0 dB	10dBmV	

This Page is inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT OR DRAWING
- BLURED OR ILLEGIBLE TEXT OR DRAWING
- SKEWED/SLANTED IMAGES
- COLORED OR BLACK AND WHITE PHOTOGRAPHS
- GRAY SCALE DOCUMENTS
- LINES OR MARKS ON ORIGINAL DOCUMENT
- REPERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.
As rescanning documents *will not* correct images
problems checked, please do not report the
problems to the IFW Image Problem Mailbox